

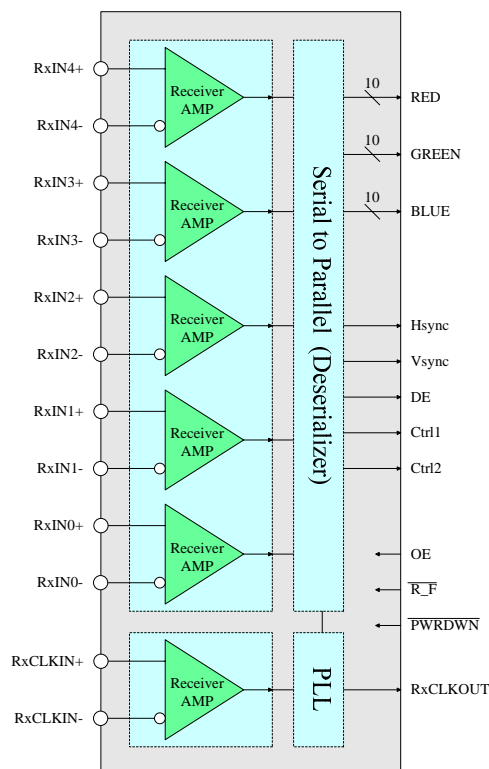
概要

CL12482D は 5-チャンネルの LVDS 直列データを 35 ビット(30 ビットの RGB データと LCD タイミング・制御信号[HSYNC, VSYNC, DE, Control 1, Control 2]の 5 ビット)の LVC MOS 並列データへデータ復元する高速レシーバです。CL12482D は、ピン入力 (R_F) により立上りまたは立下りエッジを選択できるようなクロック・エッジ・プログラマブルを採用しています。CL12482D レシーバはバス幅が広く高速な LVC MOS インタフェースで問題となっている EMI やケーブルサイズを解決するには理想的です。

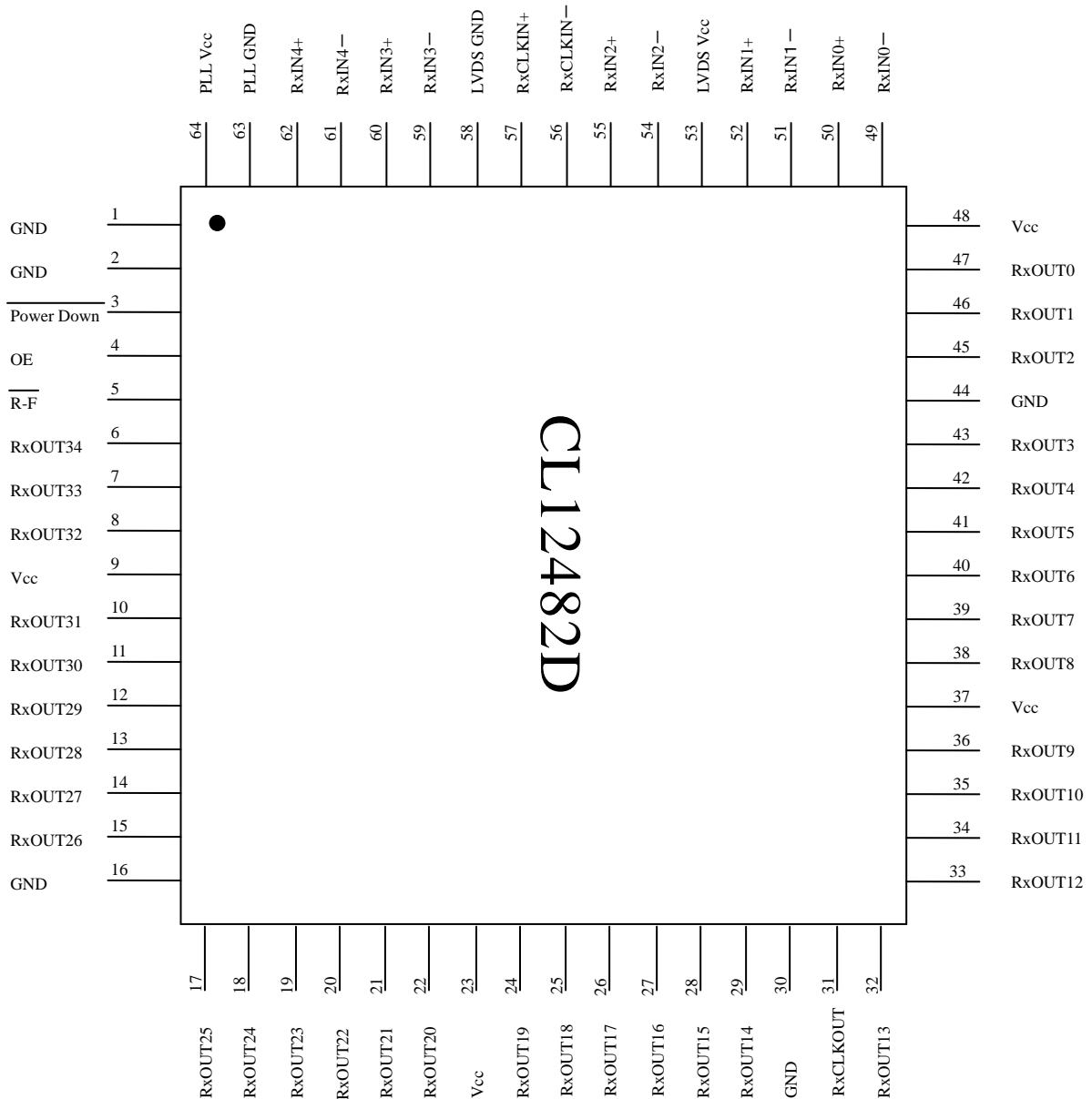
特徴

- 入力クロック周波数 20MHz~135MHz 入力データ伝送レート 140Mbps~945Mbps
- 出力クロック周波数 20MHz~135MHz 対応
- 3.3V 単一電源
- クロック・エッジ・プログラマブル
- VGA, SVGA, XGA, SXGA, SXGA 以上の高解像度をサポート
- バス幅の低減によりケーブル、コネクタを小型化可能
- PLL 外付け部品内蔵
- 消費電源を低減するパワー・ダウンモード
- 低 EMI を実現する 345mV 差動信号振幅入力
- 全ての差動入力にフェイル・セーフ機能をサポート
- 高密度実装を可能にする 64 ピン TQFP パッケージ
- THine 社製 THC63LVD104A ピン互換

ブロック図



端子配列



端子説明

端子名称	端子数	I/O	端子機能
RxOUT	35	OUT	LVC MOS データ出力
RxIN+	5	IN	正相 LVDS 差動データ入力
RxIN-	5	IN	逆相 LVDS 差動データ入力
RxCLKOUT	1	OUT	LVC MOS レベル クロック出力
RxCLKIN+	1	IN	正相 LVDS 差動クロック入力
RxCLKIN-	1	IN	逆相 LVDS 差動クロック入力
$\overline{\text{Power Down}}$	1	IN	H: ノーマル動作 L: パワーダウン(全出力ハイインピーダンス)
$\overline{\text{R_F}}$	1	IN	プログラマブル可能なエッジ・ストロブ選択 H: 立上りエッジ, L: 立下りエッジ
OE	1	IN	H: ノーマル動作 L: 全出力ハイインピーダンス
Vcc / GND	4/5	IN	電源/グラウンド LVC MOS 出力用
PLL Vcc / PLL GND	1/1	IN	電源/グラウンド PLL 用
LVDS Vcc / LVDS GND	1/1	IN	電源/グラウンド LVDS 入力用

制御信号真理値表

$\overline{\text{Power Down}}$	$\overline{\text{R_F}}$	OE	RxOUT	RxCLKOUT
0	0	0	全出力ハイインピーダンス	出力ハイインピーダンス
0	0	1	全"0"出力	"0"出力
0	1	0	全出力ハイインピーダンス	出力ハイインピーダンス
0	1	1	全"0"出力	"0"出力
1	0	0	全出力ハイインピーダンス	出力ハイインピーダンス
1	0	1	全データ出力	立下りエッジ
1	1	0	全出力ハイインピーダンス	出力ハイインピーダンス
1	1	1	全データ出力	立上りエッジ