

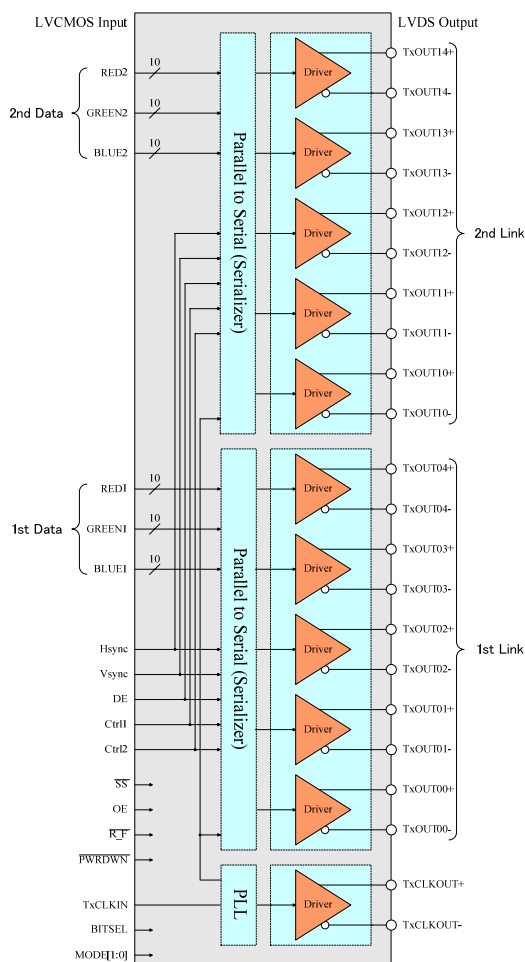
**概要**

CL12491B は、最高 QXGA までの解像度を持つフラット・パネル・ディスプレイとホストマシンの間で、デュアルピクセルでのデータ伝送をサポートするトランスミッタです。60 ビットの LVC MOS 並列データ(30 ビット・カラーの 2 ピクセル分)を、高速な 10 ペアの LVDS(低電圧差動信号)直列データに変換します。また、制御信号(HSYNC, VSYNC, DE, Control 1,Control 2)をブランキング期間中に伝送します。CL12491B トランスミッタはバス幅が広く高速な LVC MOS インタフェースで問題となっている EMI やケーブルサイズを解決するには理想的です。

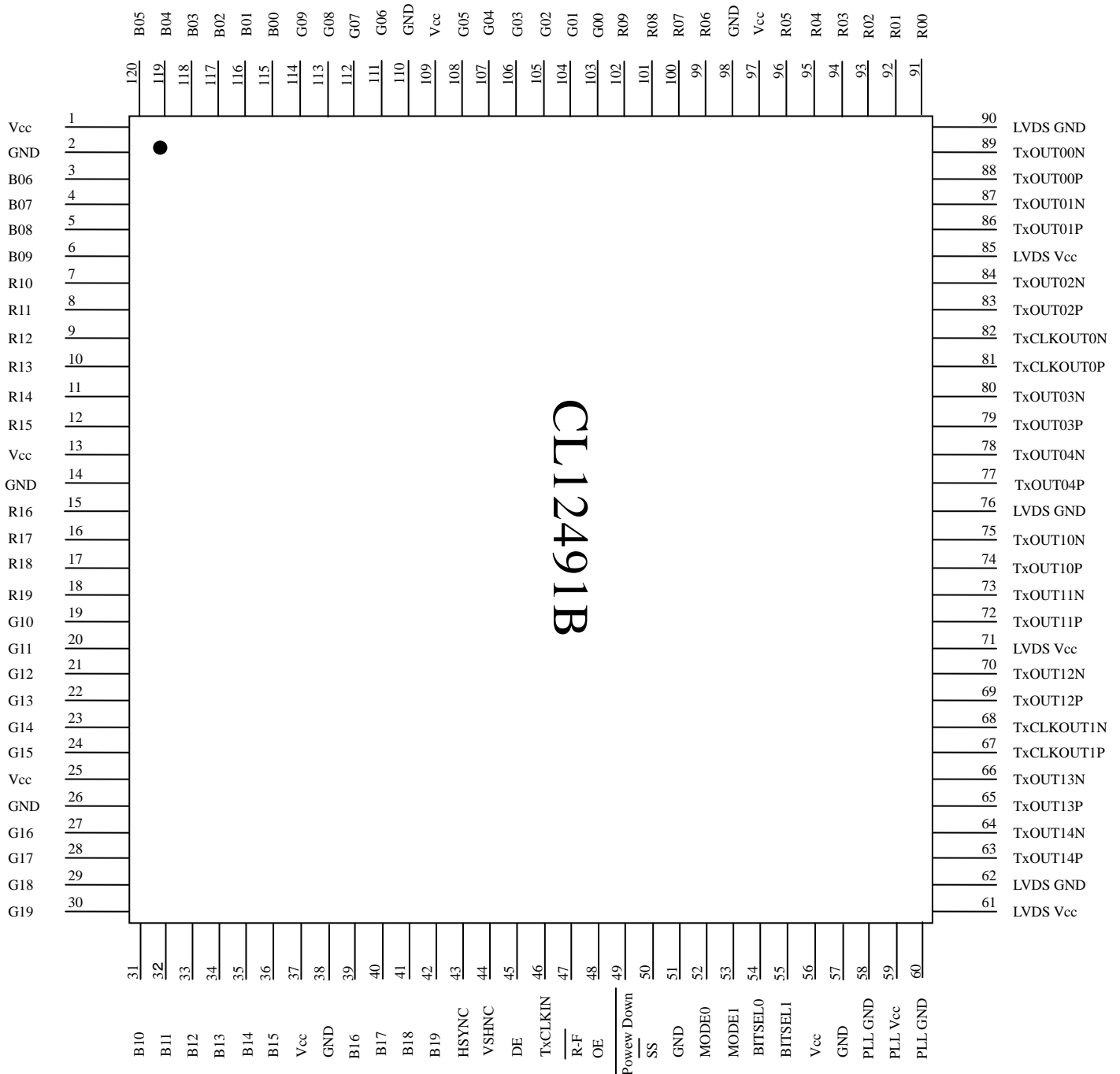
**特徴**

- クロック周波数 20MHz~270MHz 対応
- 3.3V 単一電源
- クロック・エッジ・プログラマブル
- デュアル・リンク、シングル・リンクをサポート
- RGB 18 / 24 / 30 ビットをサポート
- VGA, SVGA, XGA, SXGA, SXGA, UXGA, QXGA の高解像度をサポート
- バス幅の低減によりケーブル、コネクタを小型化可能
- PLL 外付け部品内蔵
- 消費電流を低減するパワー・ダウンモード
- 低 EMI を実現する---345mV 差動信号振幅
- 200mV 差動信号振幅サポート
- 高密度実装を可能にする 120 ピン TQFP パッケージ

**ブロック図**



端子配列



端子説明

端子名称	端子数	I/O	端子機能																					
TxOUT00N~04N	10	OUT	1st Link LVDS 差動データ出力																					
TxOUT00P~04P			デュアルリンク時 1st ピクセル出力データ																					
TxCLKOUT0N/0P	2	OUT	1st Link LVDS 差動クロック出力																					
TxOUT10N~10N	10	OUT	2nd Link LVDS 差動データ出力																					
TxOUT10P~10P			シングルリンク時端子未使用																					
TxCLKOUT1N/1P	2	OUT	2nd Link LVDS 差動クロック出力																					
R00~R09	30	IN	1st ピクセル LVCMOS データ入力																					
G00~G09																								
B00~B09																								
R10~R19	30	IN	2nd ピクセル LVCMOS データ入力																					
G10~G19																								
B10~B19																								
TxCLKIN	1	IN	LVCMOS レベル クロック入力																					
DE	1	IN	データイネーブル入力																					
VSYNC	1	IN	Vsync 入力																					
HSYNC	1	IN	Hsync 入力																					
OE	1	IN	H:出力 有効 L:出力 無効(全出力ハイインピーダンス)																					
Power Down	1	IN	H:ノーマル動作 L:パワーダウン (全出力ハイインピーダンス)																					
R_F	1	IN	プログラマブル可能なエッジ・ストロブ選択 H:立上りエッジ, L:立下りエッジ																					
SS	1	IN	出力差動振幅電圧選択 H:345mV 振幅, L:200mV 振幅																					
MODE0/MODE1	2	IN	<table border="1"> <thead> <tr> <th colspan="3">Data Mode</th> </tr> <tr> <th>MODE</th> <th>MODE</th> <th>Mode</th> </tr> </thead> <tbody> <tr> <td>1</td> <td>0</td> <td></td> </tr> <tr> <td>L</td> <td>L</td> <td>Dual Link (Dual-in/Dual-out)</td> </tr> <tr> <td>L</td> <td>H</td> <td>未使用</td> </tr> <tr> <td>H</td> <td>L</td> <td>未使用</td> </tr> <tr> <td>H</td> <td>H</td> <td>Single Link (single-in/single-out)</td> </tr> </tbody> </table>	Data Mode			MODE	MODE	Mode	1	0		L	L	Dual Link (Dual-in/Dual-out)	L	H	未使用	H	L	未使用	H	H	Single Link (single-in/single-out)
Data Mode																								
MODE	MODE	Mode																						
1	0																							
L	L	Dual Link (Dual-in/Dual-out)																						
L	H	未使用																						
H	L	未使用																						
H	H	Single Link (single-in/single-out)																						
BITSEL0/BITSEL1	2	IN	<table border="1"> <thead> <tr> <th colspan="3">Bit Select</th> </tr> <tr> <th>BITSEL</th> <th>BITSEL</th> <th>Mode</th> </tr> </thead> <tbody> <tr> <td>1</td> <td>0</td> <td></td> </tr> <tr> <td>L</td> <td>L</td> <td>30 ビット</td> </tr> <tr> <td>L</td> <td>H</td> <td>24 ビット</td> </tr> <tr> <td>H</td> <td>L</td> <td>18 ビット</td> </tr> <tr> <td>H</td> <td>H</td> <td>未使用</td> </tr> </tbody> </table>	Bit Select			BITSEL	BITSEL	Mode	1	0		L	L	30 ビット	L	H	24 ビット	H	L	18 ビット	H	H	未使用
Bit Select																								
BITSEL	BITSEL	Mode																						
1	0																							
L	L	30 ビット																						
L	H	24 ビット																						
H	L	18 ビット																						
H	H	未使用																						
Vcc / GND	8/8	IN	電源/グラウンド LVCMOS 入力用																					
PLL Vcc / PLL GND	1/2	IN	電源/グラウンド PLL 用																					
LVDS Vcc / LVDS GND	3/3	IN	電源/グラウンド LVDS 出力用																					