

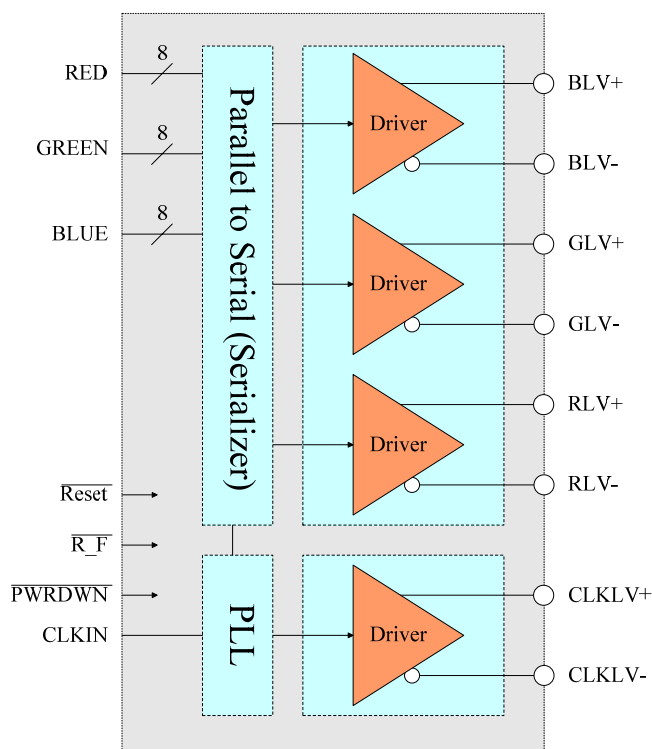
概要

CL12511A340 は、24 ビットの RGB データの LVCMOS 並列データを 3-チャンネルの mini-LVDS 直列データに変換します。また、クロック信号もトランスミッタ PLL 回路で位相調整され 1-チャンネルの mini-LVDS データに変換します。CL12511A340 は、ピン入力 (R_F) により立上りまたは立下りエッジを選択できるようなクロック・エッジ・プログラマブルを採用しています。クロック周波数 340MHz 時、24 ビットの RGB データは、mini-LVDS データ 1-チャンネルあたり 680Mbps で伝送されます。CL12511A340 トランスミッタはバス幅が広く高速な CMOS インターフェースで問題となっている EMI やケーブルサイズを解決するには理想的です。

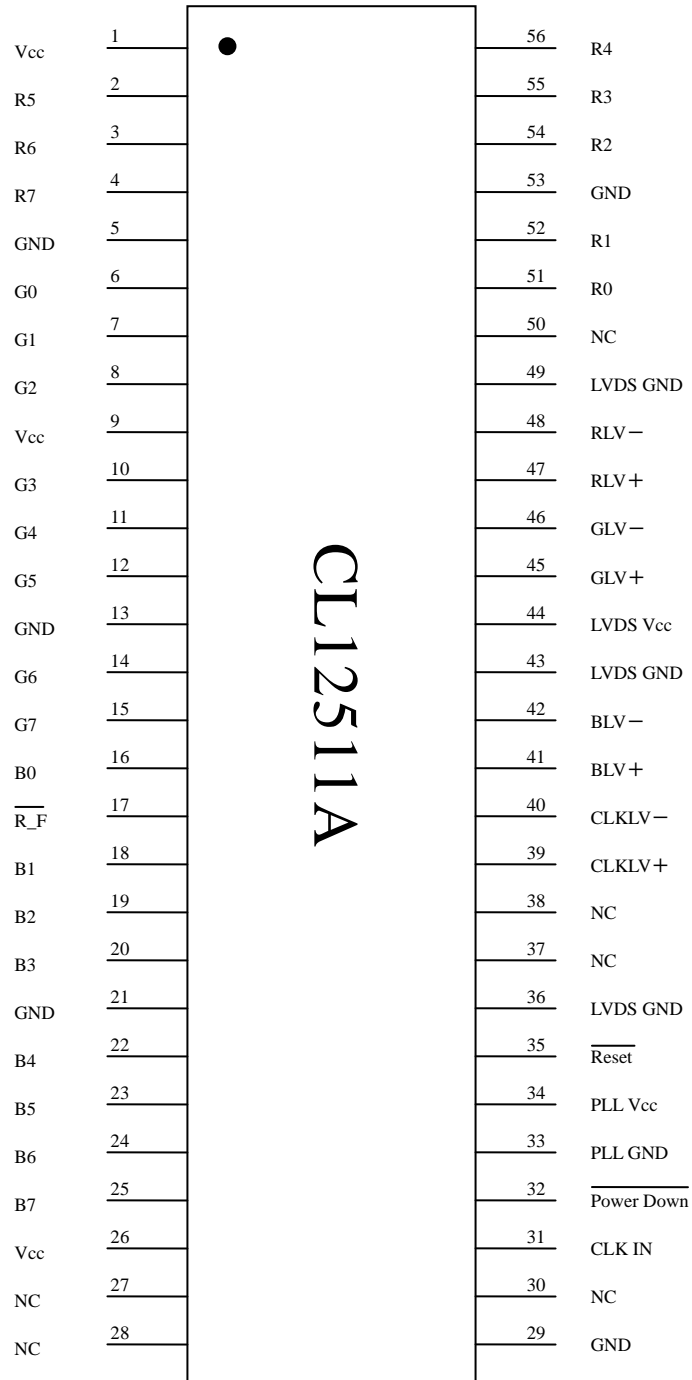
特徴

- 入力クロック周波数 20MHz~85MHz 対応
- 出力クロック周波数 80MHz~340MHz 出力データ伝送レート 160Mbps~680Mbps
- 3.3V 単一電源
- クロック・エッジ・プログラマブル
- VGA, SVGA, XGA, SXGA, SXGA 以上の高解像度をサポート
- バス幅の低減によりケーブルを小型化可能
- PLL 外付け部品内蔵
- 消費電流を低減するパワー・ダウンモード
- 高密度実装を可能にする 56 ピン TSSOP パッケージ
- 低 EMI を実現する $\pm 200\text{mV}$ 差動信号振幅
- mini-LVDS 方式

ブロック図



端子配列



端子説明

端子名称	端子数	I/O	端子機能
R,G,B<7:0>	24	IN	LVC MOS データ入力
RLV,GLV,BLV+	3	OUT	正相 mini-LVDS 差動データ出力
RLV,GLV,BLV-	3	OUT	逆相 mini-LVDS 差動データ出力
CLKIN	1	IN	LVC MOS レベル クロック入力
CLKLV+	1	OUT	正相 mini-LVDS 差動クロック出力
CLKLV-	1	OUT	逆相 mini-LVDS 差動クロック出力
$\overline{\text{Power Down}}$	1	IN	H: ノーマル動作 L: パワーダウン (全出力ハイインピーダンス)
$\overline{\text{R_F}}$	1	IN	プログラマブル可能なエッジ・ストロープ選択 H: 立上りエッジ, L: 立下りエッジ
$\overline{\text{Reset}}$	1	IN	リセット入力 H: ノーマル動作, L: オール “L” 出力
Vcc / GND	7/7	IN	電源/グランド LVC MOS 入力用
PLL Vcc / GND	1/2	IN	電源/グランド PLL 用
mini-LVDS Vcc / GND	1/3	IN	電源/グランド mini-LVDS 出力用